

CONVERTISSEURS NA ET AN

NOTES PRELIMINAIRES:

Tous les résultats seront exprimés sous formes littérales et encadrées avant les applications numériques.

Les approximations faites seront clairement explicitées et légitimées.

1. CONVERTISSEUR NUMERIQUE-ANALOGIQUE

(La question 4 est indépendante).

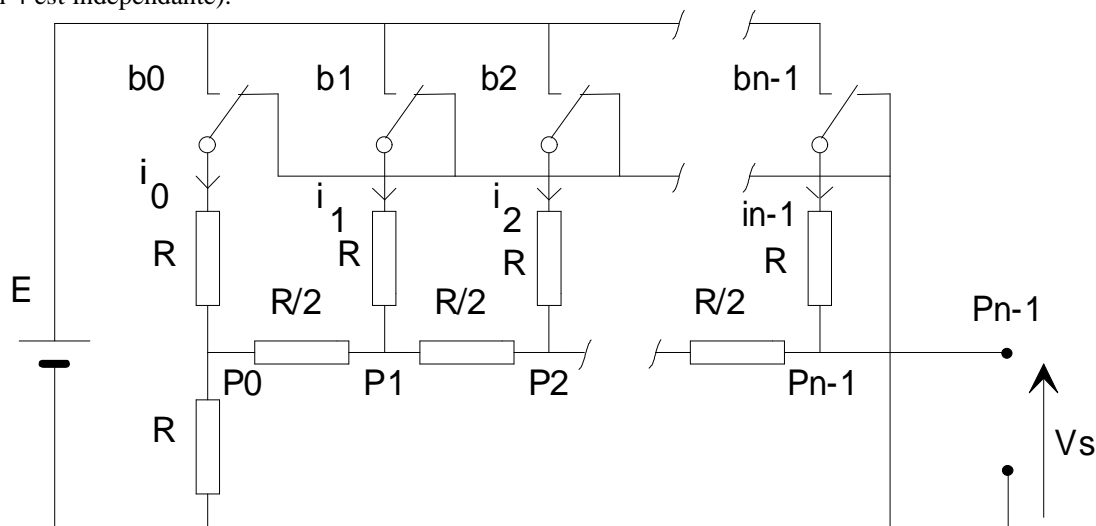


Fig. 1

On considère le montage Fig. 1. On désire calculer, selon la position des commutateurs B_j ($B_0.. B_{n-1}$), les caractéristiques du générateur de Thévenin apparaissant entre la masse et $[P_0..V_s]$. Ces commutateurs sont commandés de façon indépendante les uns des autres: $B_j = 0$ lorsque le commutateur est relié au potentiel 0, 1 s'il est relié au générateur E.

- On considère le commutateur B_0 seul en service valeur 0 ou 1 (le reste du montage n'existe pas pour le moment). Déduire les caractéristiques du générateur de Thévenin apparaissant entre P_0 et la masse.
- On met ensuite B_1 en service.
Donner le nouveau schéma de la partie du montage en service, en faisant apparaître la source E et le générateur de Thévenin précédent. En déduire les caractéristiques du générateur de Thévenin apparaissant entre P_1 et la masse.
- Calculer la tension V_s et la résistance interne du générateur apparaissant entre P_{n-1} et la masse lorsque les n commutateurs sont en service.
Donner la valeur de V_s lorsque tous les interrupteurs sont en service.
Montrer que la tension est proportionnelle au nombre binaire exprimé de façon polynomiale. Donner la valeur de V_s lorsque tous les interrupteurs sont à 1.

On utilise maintenant un AOP de tension idéal suivant le schéma figure 2.

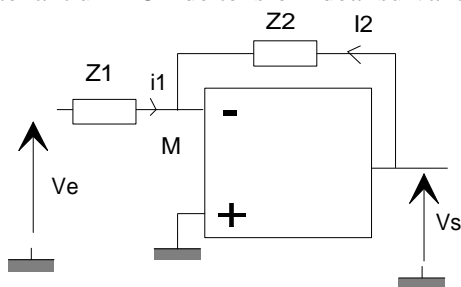


Fig. 2

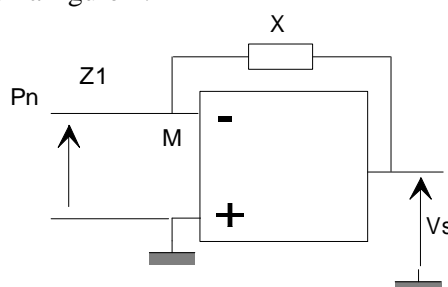


Fig. 3

- Rappeler les propriétés d'un tel amplificateur seul en régime linéaire.
- Pourquoi peut-on appeler M la masse virtuelle et que peut on en déduire des intensités i_1 et i_2 dans le montage fig. 2.
- Montrer que l'amplification en tension AV est alors indépendante de celle de μ de l'amplificateur seul en boucle ouverte.
- On introduit en M, (fig. 3) la sortie P_{n-1} du montage précédent. Z_2 est une résistance de valeur X. Calculer X pour que la tension de sortie V_s soit, en valeur absolue, au plus égale à une valeur donnée U du domaine linéaire de l'amplificateur.

2. CONVERTISSEUR ANALOGIQUE - NUMERIQUE A RAMPE

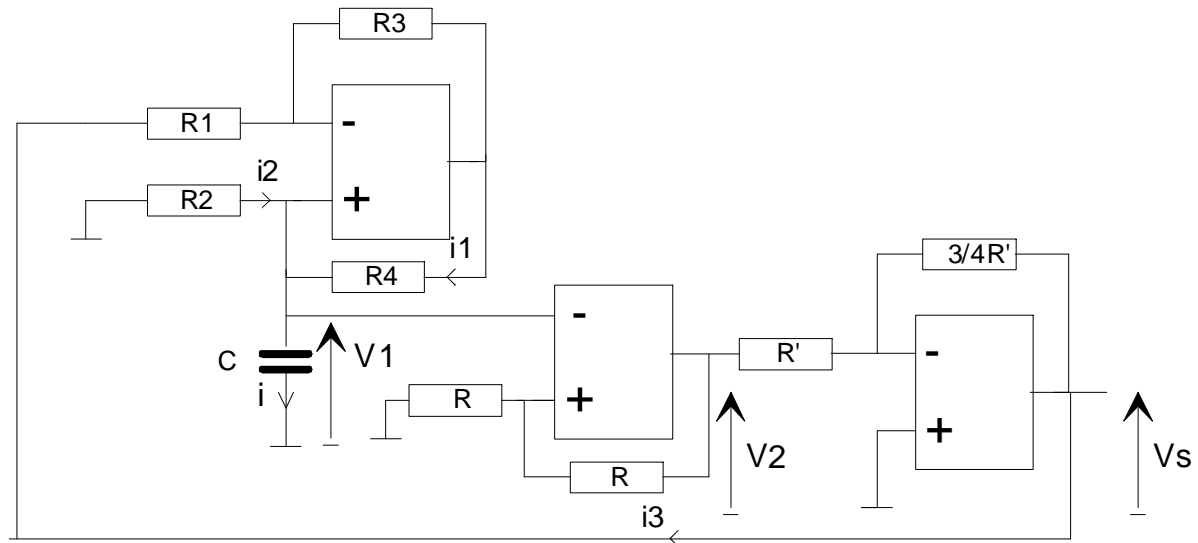


Fig. 4

Les amplificateurs du montage figure 4 sont alimentés par $E = \pm 10V$ et sont considérés comme idéaux.

1. Exprimer i en fonction de $R1$, $R2$, $R3$, $R4$, V_S et $V1$.
2. Si $R3 = R4$ et si $R1 = R2 = 4,7K\Omega$ exprimer i en fonction de $R1$ et de V_S .
3. Analyser en régime permanent le fonctionnement de chaque partie, en déduire le tracer des courbes $V1(t)$, $V2(t)$, $i(t)$ en prenant comme origine des temps l'instant où $V2$ bascule de $+E$ à $-E$.
4. AN. Pour $C = 470nF$, calculer la période de $V1$.

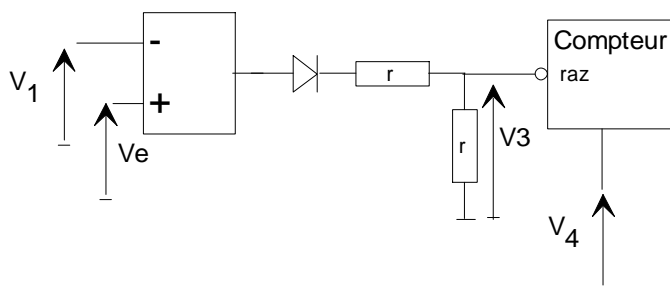


Fig. 5

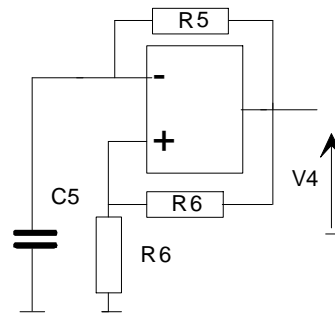


Fig. 6

5. On utilise le signal $V1(t)$ précédent pour réaliser le montage de la figure 5 ou la diode est supposée idéale. Représenter $V3(t)$ pour $V_e = +3V$ et $V_e = -2V$.
6. Dans le montage figure 5, le compteur (non étudié) compte le nombre d'impulsions délivré par l'astable lorsque $/RAZ$ est à 1 logique. On a mesuré que lorsque $V_e = 0V$, le compteur compte 2500 impulsions par période de $V1$. Calculer la période T' des impulsions délivrées par l'astable.
7. Déterminer le nombre d'impulsions comptées lorsque $V_e = -2V$, puis $V_e = +3V$.
8. Montrer que n est une fonction affine de V_e . Déterminer les coefficients de la fonction.
9. Pour réaliser l'astable; on utilise le montage de la figure 6; si $C5 = 1nF$, calculer $R5$ pour que l'astable puisse être utilisé dans le système précédent.

ETUDE D'UN CONVERTISSEUR A APPROXIMATIONS SUCCESSIVES

La figure 1 représente les interconnexions entre les différents éléments fonctionnels d'un convertisseur analogique numérique 12 bits à approximations successives. Le convertisseur est constitué des éléments fonctionnels suivant :

- (a) Convertisseur numérique analogique à réseau R/2R. La structure interne de ce bloc est donné en figure 2.
- (b) Une logique de commande des commutateurs analogiques permettant également d'obtenir l'image binaire non signée de la grandeur à mesurer V_m . La structure interne de ce bloc est donné figure 3.
- (c) Un séquenceur et une logique de commande permettant de lancer la conversion (entrée CdC) et de connaître l'instant de fin de conversion (sortie FdC).
La structure interne de ce bloc est donnée figure 4.
- (d) Une interface entre la grandeur à mesurer et le CAN.
- (e) Une interface bus permettant de récupérer en deux fois 8 bits le résultat 12 bits de la conversion (non étudié).
- (f) Un multiplexeur analogie (non étudié) 8 voies (entrées I7..I0) vers 1 (V_m).

1. ETUDE DU CONVERTISSEUR NUMERIQUE ANALOGIQUE A ECHELLE R/2R

Se reporter à la figure 1 et la figure 2 (le point S figure 2 est relié à V(-) de l'AOP figure 1).

- 1.1. Exprimer la tension V_{0M} en fonction de V_{1M} pour les deux positions du commutateur K_0 .
- 1.2. Même question pour V_{1M} en fonction de V_{2M} .
- 1.3. Généraliser pour une tension V_{iM} avec $i \in [0..n-1]$ en fonction de V_{ref} . Si $n=12$ et $V_{ref}=10\text{Volts}$, déterminer la tension V_{0M} .
- 1.4. Exprimer la tension V_s (figure 1) en fonction de V_{0M} et de la position du commutateur K_0 .
- 1.5. Généraliser pour V_i avec $i \in [0..n-1]$. Exprimer $V_s=F(V_{ref}, n, i, K_i)$
- 1.6. Pour $n=12$, $R'=R$, $V_{ref}=-10\text{Volts}$, déterminer la valeur de V_s à pleine échelle et la résolution du CAN.

2. ETUDE DU SEQUENCEUR.

Se reporter à la figure 4. La conversion est commencée (instant t_{0+}) en appliquant un niveau 1 sur l'entrée CdC, et se termine à l'apparition d'un niveau 1 sur la sortie FdC (instant t_{0-}).

- 2.1. Donner l'état des sorties Q1, Q2, /Clk, A..D, S0..S12 à l'instant t_{0-} et à l'instant t_{0+} .
- 2.1. Compléter le chronogramme R1 donné en Annexe 1.
- 2.2. Justifier la présence du signal d'horloge sur les entrées des portes ET (figure 3) reliées à $E_0..E_{11}$.

3. ETUDE DU BLOC DE LOGIQUE DE COMMANDE DES COMMUTATEURS ANALOGIQUES.

On applique une tension de 3 Volts sur l'entrée V_m , puis on lance la conversion en appliquant un niveau 1 sur l'entrée CdC. On suppose que $R'=R$.

- 3.1. Déterminer le résultat de la conversion analogique numérique en base 10 et en base 2.
- 3.2. Compléter le chronogramme R2 donné en Annexe 1.
- 3.3. Quelle devrait - être la valeur de R' pour que le résultat de la conversion soit égal à environ 3000 (contenu des bascules RS » $3000_{(10)}$).
- 3.3. Déterminer, en justifiant, les éléments limitant la fréquence d'horloge. Calculer, à l'aide du tableau figure 5, la fréquence maximale du signal d'horloge. En déduire la durée de la conversion.

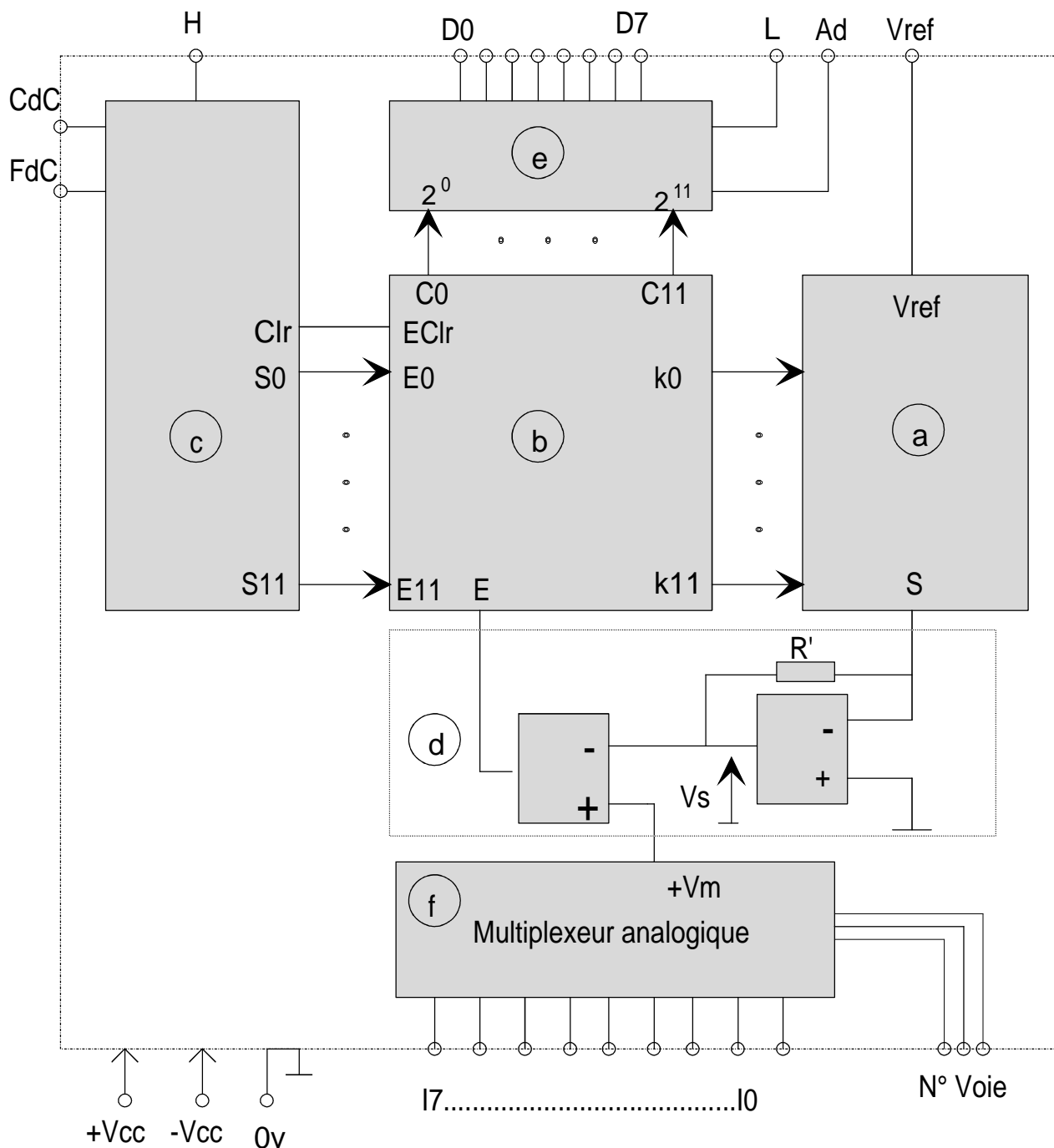
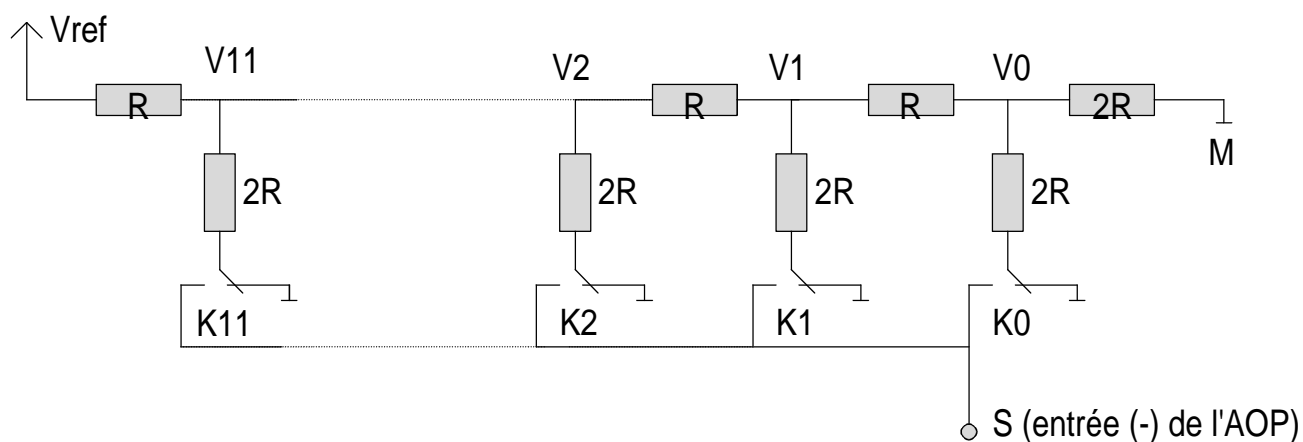


Figure 1. schéma structurel du convertisseur A.N.

Figure 2. réseau $R/2R$. Les commutateurs sont en position "0"

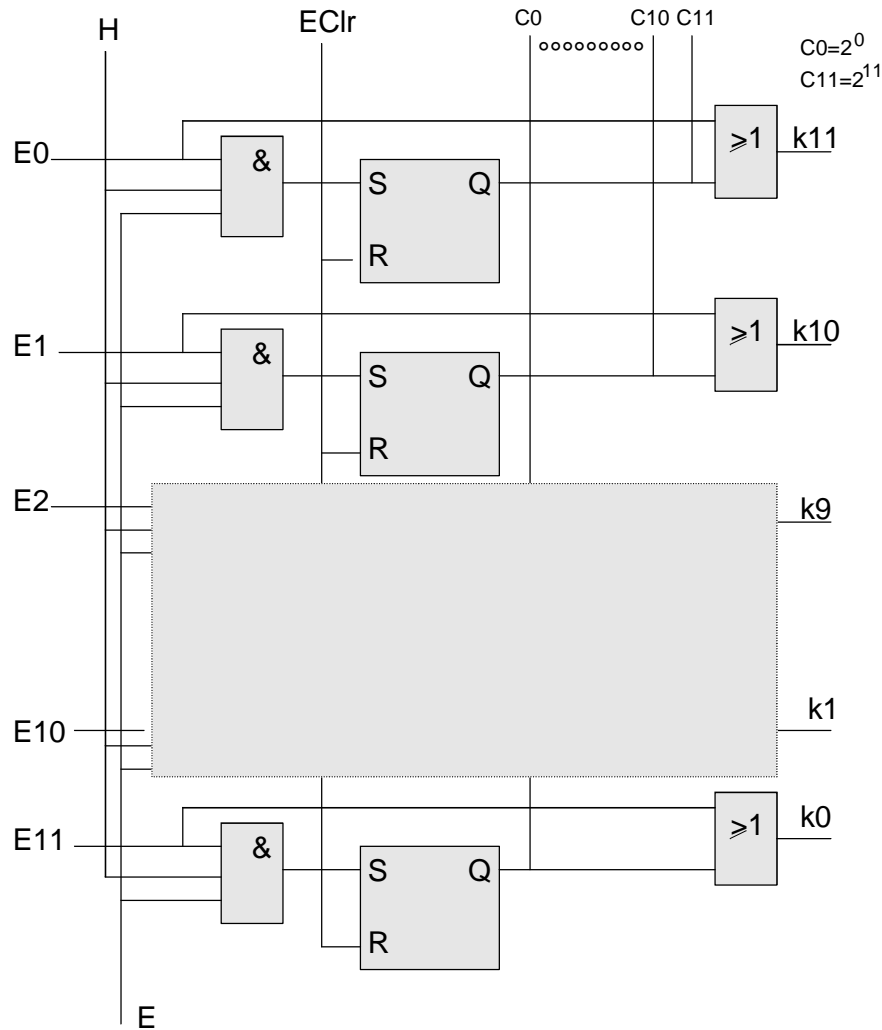


Figure 3.

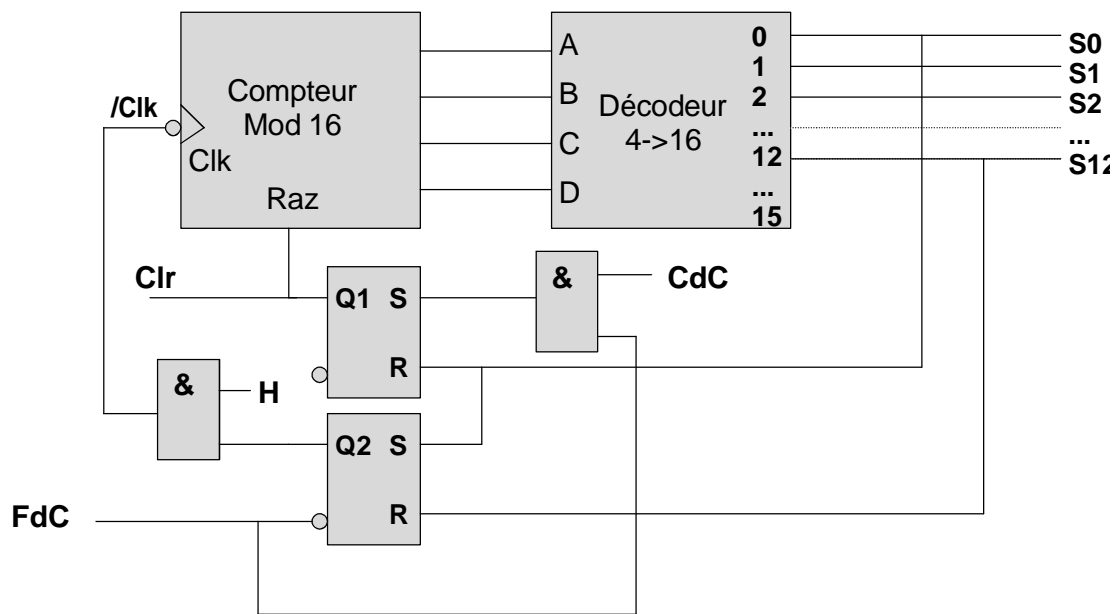


Figure 4.

Logique TTL	AOP du réseau R/2R	Commutateur analogique	Comparateur
Retard des signaux de sortie / porte : 10ns.	Signal de sortie stable au bout de 100ns	Retard à la fermeture: 50ns	Retard à la commande: 30ns.

Figure 5.

